



(12) 发明专利

(10) 授权公告号 CN 110491334 B

(45) 授权公告日 2021.07.23

(21) 申请号 201910818950.8

(22) 申请日 2019.08.30

(65) 同一申请的已公布的文献号

申请公布号 CN 110491334 A

(43) 申请公布日 2019.11.22

(73) 专利权人 上海中航光电子有限公司

地址 201108 上海市闵行区华宁路3388号

(72) 发明人 吴天一

(74) 专利代理机构 北京品源专利代理有限公司

11332

代理人 孟金喆

(51) Int.Cl.

G09G 3/32 (2016.01)

(56) 对比文件

CN 105702210 A, 2016.06.22

CN 1675669 A, 2005.09.28

JP 4872242 B2, 2012.02.08

TW I423214 B, 2014.01.11

CN 108335672 A, 2018.07.27

CN 108461504 A, 2018.08.28

审查员 杜昕

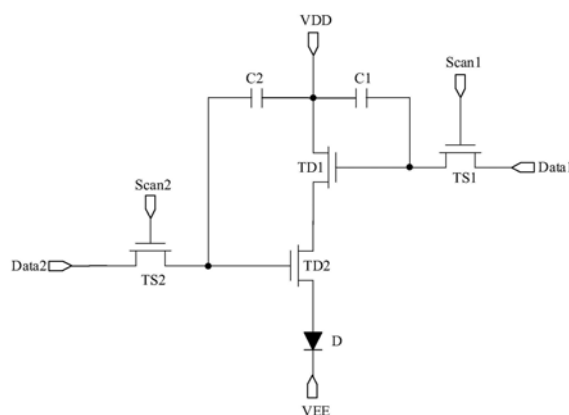
权利要求书2页 说明书10页 附图8页

(54) 发明名称

像素电路、像素电路的驱动方法、显示面板
和显示装置

(57) 摘要

本发明公开了一种像素电路、像素电路的驱动方法、显示面板和显示装置。像素电路包括串联于第一电源信号输入端和发光二极管的第一极之间的第一驱动晶体管和第二驱动晶体管；用于在第一扫描信号的使能信号的控制下将第一数据信号传输至第一驱动晶体管的栅极的第一开关晶体管；用于在第二扫描信号的使能信号的控制下将第二数据信号传输至第二驱动晶体管的栅极的第二开关晶体管；第一驱动晶体管的沟道宽长比为 a ，第二驱动晶体管的沟道宽长比为 b ，其中， $a/b \geq 2$ 。与现有技术相比，本发明实施例提升了显示面板在低灰阶时的图像层次感，扩展了发光二极管的亮度范围，提升了显示面板的显示画质。



1. 一种像素电路,其特征在于,包括第一驱动晶体管、第二驱动晶体管、第一开关晶体管、第二开关晶体管以及发光二极管;

所述第一驱动晶体管和所述第二驱动晶体管串联,且所述第一驱动晶体管和所述第二驱动晶体管串联于第一电源信号输入端和所述发光二极管的第一极之间;

所述第一开关晶体管用于在第一扫描信号的使能信号的控制下将第一数据信号传输至所述第一驱动晶体管的栅极;

所述第二开关晶体管用于在第二扫描信号的使能信号的控制下将第二数据信号传输至所述第二驱动晶体管的栅极;所述发光二极管的第二极与第二电源信号输入端电连接;

所述第一驱动晶体管的沟道宽长比为 a ,所述第二驱动晶体管的沟道宽长比为 b ,其中, $a/b \geq 2$;

所述第一数据信号的电压为 $D1$,所述第二数据信号的电压为 $D2$,其中, $D1 > D2$ 。

2. 根据权利要求1所述的像素电路,其特征在于,

a/b 的范围为 $5 \sim 30$ 。

3. 根据权利要求1所述的像素电路,其特征在于,

所述第一驱动晶体管的第一极与所述第一电源信号输入端电连接,所述第一驱动晶体管的第二极与所述第二驱动晶体管的第一极电连接,所述第二驱动晶体管的第二极与所述发光二极管的第一极耦接;

所述第一开关晶体管的第一极与第一数据信号端电连接,所述第一开关晶体管的第二极与第一驱动晶体管的栅极电连接,所述第一开关晶体管的栅极与第一扫描信号端电连接;

所述第二开关晶体管的第一极与第二数据信号端电连接,所述第二开关晶体管的第二极与第二驱动晶体管的栅极电连接,所述第二开关晶体管的栅极与第二扫描信号端电连接。

4. 根据权利要求1所述的像素电路,其特征在于,还包括:

第一电容和第二电容;

所述第一电容用于保持所述第一驱动晶体管的栅极的电位;

所述第二电容用于保持所述第二驱动晶体管的栅极的电位。

5. 根据权利要求4所述的像素电路,其特征在于,

所述第一电容的电容值为 $C1$,所述第二电容的电容值为 $C2$,其中, $C1 > C2$ 。

6. 根据权利要求1所述的像素电路,其特征在于,

所述发光二极管为微发光二极管。

7. 根据权利要求1所述的像素电路,其特征在于,还包括:

第一发光控制晶体管,用于控制所述第一电源信号输入端与所述发光二极管的第一极之间的驱动电流路径的导通与关断。

8. 根据权利要求1所述的像素电路,其特征在于,还包括:

第一阈值补偿模块,用于补偿所述第一驱动晶体管的阈值电压;

第二阈值补偿模块,用于补偿所述第二驱动晶体管的阈值电压。

9. 一种像素电路的驱动方法,其特征在于,应用于如权利要求1-8任一项所述的像素电路;

所述驱动方法包括：

向第一驱动晶体管的栅极传输第一数据信号，向第二驱动晶体管的栅极传输第二数据信号，所述第一驱动晶体管与所述第二驱动晶体管中通过相同的驱动电流；所述第一数据信号的电压为 $D1$ ，所述第二数据信号的电压为 $D2$ ，其中， $D1 > D2$ ；

所述驱动电流驱动发光二极管发光；

其中，所述第一驱动晶体管与所述第二驱动晶体管分别对所述驱动电流的调节精度不同。

10. 根据权利要求9所述的驱动方法，其特征在于，

所述第一数据信号包括逐个增大的 m 个预设值，相邻两个预设值之间的电压差值为 $V1$ ；

所述第二数据信号包括逐个增大的 n 个预设值，相邻两个预设值之间的电压差值为 $V2$ ；

其中， $V1 < V2$ ， $m > n$ ， m 和 n 为正整数。

11. 根据权利要求9所述的驱动方法，其特征在于，

第一开关晶体管用于在第一扫描信号的使能信号的控制下将第一数据信号传输至所述第一驱动晶体管的栅极；

第二开关晶体管用于在第二扫描信号的使能信号的控制下将第二数据信号传输至所述第二驱动晶体管的栅极；

其中，所述第一扫描信号与所述第二扫描信号相同。

12. 一种显示面板，其特征在于，包括多个如权利要求1-8任一项所述的像素电路。

13. 一种显示装置，其特征在于，包括权利要求12所述的显示面板。

像素电路、像素电路的驱动方法、显示面板和显示装置

技术领域

[0001] 本发明实施例涉及显示技术,尤其涉及一种像素电路、像素电路的驱动方法、显示面板和显示装置。

背景技术

[0002] 随着显示技术的不断发展,显示面板的应用范围越来越广泛,人们对显示面板的要求也越来越高。尤其是显示面板的显示画质,始终是消费者和面板生产厂商对显示面板的品质衡量的重要指标之一。然而,现有的显示面板存在低灰阶时图像层次感差的问题,影响了显示面板显示画质的提升。

发明内容

[0003] 本发明提供一种像素电路、像素电路的驱动方法、显示面板和显示装置,以提升显示面板在低灰阶时的图像层次感,提升显示面板的显示画质。

[0004] 第一方面,本发明实施例提供了像素电路,包括第一驱动晶体管、第二驱动晶体管、第一开关晶体管、第二开关晶体管以及发光二极管;

[0005] 所述第一驱动晶体管和所述第二驱动晶体管串联,且所述第一驱动晶体管和所述第二驱动晶体管串联于第一电源信号输入端和所述发光二极管的第一极之间;

[0006] 所述第一开关晶体管用于在第一扫描信号的使能信号的控制下将第一数据信号传输至所述第一驱动晶体管的栅极;

[0007] 所述第二开关晶体管用于在第二扫描信号的使能信号的控制下将第二数据信号传输至所述第二驱动晶体管的栅极;所述发光二极管的第二极与第二电源信号输入端电连接;

[0008] 所述第一驱动晶体管的沟道宽长比为 a ,所述第二驱动晶体管的沟道宽长比为 b ,其中, $a/b \geq 2$ 。

[0009] 第二方面,本发明实施例还提供了像素电路的驱动方法,应用于如本发明任意实施例所述的像素电路;

[0010] 所述驱动方法包括:

[0011] 向第一驱动晶体管的栅极传输第一数据信号,向第二驱动晶体管的栅极传输第二数据信号,所述第一驱动晶体管与所述第二驱动晶体管中通过相同的驱动电流;

[0012] 所述驱动电流驱动发光二极管发光;

[0013] 其中,所述第一驱动晶体管与所述第二驱动晶体管分别对所述驱动电流的调节精度不同。

[0014] 第三方面,本发明实施例还提供了一种显示面板,包括多个如本发明任意实施例所述的像素电路。

[0015] 第四方面,本发明实施例还提供了一种显示装置,包括如本发明任意实施例所述的显示面板。

[0016] 本发明实施例通过设置第一驱动晶体管和第二驱动晶体管串联于第一电源信号输入端和发光二极管的第一极之间,第一驱动晶体管的沟道宽长比是第二驱动晶体管的沟道宽长比的两倍及以上,以及第一驱动晶体管和第二驱动晶体管由独立的数据信号进行驱动电流调制,实现了第一驱动晶体管和第二驱动晶体管协调配合对驱动电流进行调制。其中,第二驱动晶体管对驱动电流进行主调制,第一驱动晶体管对驱动电流进行微调制,从而实现了大量程和精细度的兼顾,有利于调制出范围更大且更加精细的驱动电流,在第一数据信号和第二数据信号为低灰阶数据信号时,由于亮度调节更加精细,有利于降低对灰阶控制的难度,从而有利于像素电路对发光二极管的精准控制,发光二极管可以获得更加精细的低灰阶驱动电流。与现有技术相比,本发明实施例提升了显示面板在低灰阶时的图像层次感,扩展了发光二极管的亮度范围,提升了显示面板的显示画质。

附图说明

[0017] 图1为本发明实施例提供的一种微发光二极管的发光效率随电流密度变化的曲线示意图;

[0018] 图2为本发明实施例提供的一种像素电路的结构示意图;

[0019] 图3为本发明实施例提供的另一种像素电路的结构示意图;

[0020] 图4为本发明实施例提供的一种像素电路的驱动时序示意图;

[0021] 图5为本发明实施例提供的又一种像素电路的结构示意图;

[0022] 图6为本发明实施例提供的另一种像素电路的驱动时序示意图;

[0023] 图7为本发明实施例提供的一种像素电路的驱动方法的流程示意图;

[0024] 图8为本发明实施例提供的一种显示面板的结构示意图;

[0025] 图9为本发明实施例提供的一种显示装置的结构示意图。

具体实施方式

[0026] 下面结合附图和实施例对本发明作进一步的详细说明。可以理解的是,此处所描述的具体实施例仅仅用于解释本发明,而非对本发明的限定。另外还需要说明的是,为了便于描述,附图中仅示出了与本发明相关的部分而非全部结构。

[0027] 正如背景技术所述,现有的显示面板存在低灰阶时图像层次感差的问题,经发明人研究发现,出现该问题的原因在于,现有的像素电路在低灰阶时对发光二极管的控制难度较大。

[0028] 下面以微发光二极管(Micro Light Emitting Diode,micro-LED/ μ LED)为例进行说明,图1为本发明实施例提供的一种微发光二极管的发光效率随电流密度变化的曲线示意图。参见图1,曲线11为 μ LED的发光效率随电流密度变化的曲线,由曲线11在虚线框12中的部分可以看出,在低电流密度下, μ LED的发光效率急剧降低。其中,电流密度表征流过 μ LED的驱动电流的大小,驱动电流随电流密度的减小而减小,例如,在高灰阶时, μ LED的电流为 $2\mu\text{A}$,电流密度为 $100\mu\text{A}/\text{m}^2$,亮度为 200nit ;在低灰阶时,若发光效率保持恒定, μ LED的电流为 $1\mu\text{A}$,电流密度为 $50\mu\text{A}/\text{m}^2$,亮度为 100nit ;然而,由于在低灰阶时,发光效率降低, μ LED的电流为 $1\mu\text{A}$,电流密度为 $50\mu\text{A}/\text{m}^2$,亮度仅为 50nit 。由此可见,当发光二极管的亮度由高灰阶到低灰阶时,发光二极管的灰阶跨度(亮度变化)较大,反过来说,发光二极管在相同的灰

阶跨度下,低灰阶时的驱动电流变化较小,也就是说,同样的灰阶跨度,在低灰阶时驱动电流的变化较小,这就增大了像素电路对灰阶控制的难度。现有的像素电路无法实现对低灰阶时发光二极管的亮度的精准控制,因此,显示面板容易出现低灰阶图像层次感差的问题,导致图像对输入信号的失真。

[0029] 有鉴于此,本发明实施例提供了一种像素电路,该像素电路适用于驱动 μ LED或有机发光二极管(Organic Light-Emitting Diode,OLED)。图2为本发明实施例提供的一种像素电路的结构示意图。参见图2,该像素电路包括第一驱动晶体管TD1、第二驱动晶体管TD2、第一开关晶体管TS1、第二开关晶体管TS2以及发光二极管D;第一驱动晶体管TD1和第二驱动晶体管TD2串联,且第一驱动晶体管TD1和第二驱动晶体管TD2串联于第一电源信号输入端VDD和发光二极管D的第一极之间;第一开关晶体管TS1用于在第一扫描信号的使能信号的控制下将第一数据信号传输至第一驱动晶体管TD1的栅极;第二开关晶体管TS2用于在第二扫描信号的使能信号的控制下将第二数据信号传输至第二驱动晶体管TD2的栅极;发光二极管D的第二极与第二电源信号输入端VEE电连接;第一驱动晶体管TD1的沟道宽长比为a,第二驱动晶体管TD2的沟道宽长比为b,其中, $a/b \geq 2$ 。

[0030] 其中,第一驱动晶体管TD1和第二驱动晶体管TD2串联于第一电源信号输入端VDD和发光二极管D的第一极之间,那么,通过第一驱动晶体管TD1的电流和通过第二驱动晶体管TD2的电流大小相等,第一驱动晶体管TD1和第二驱动晶体管TD2同时向发光二极管D提供驱动电流。

[0031] 第一驱动晶体管TD1的沟道宽长比为a,第二驱动晶体管TD2的沟道宽长比为b,且 $a/b \geq 2$,也就是说,第一驱动晶体管TD1的沟道宽长比大于第二驱动晶体管TD2的沟道宽长比。晶体管产生的驱动电流与晶体管的宽长比的关系式 $I_d = k_1 \cdot k_2 (V_{sg} - |V_{th}|)^2$,其中, I_d 为晶体管产生的驱动电流, k_1 为由晶体管自身参数构成的常数, k_2 为晶体管的沟道宽长比, V_{sg} 为晶体管的栅源电压, V_{th} 为晶体管的阈值电压,由此可知,晶体管的沟道宽长比与晶体管产生的驱动电流呈正相关,又由于晶体管的等效电阻与晶体管产生的驱动电流呈负相关,因此,晶体管的等效电阻与晶体管的沟道宽长比呈负相关,第二驱动晶体管TD2的等效电阻大于第一驱动晶体管TD1的等效电阻。

[0032] 示例性地,若 $a/b = 10$,可以简单理解成第二驱动晶体管TD2的等效电阻是第一驱动晶体管TD1的等效电阻的十倍。数据信号对驱动晶体管的栅极电位的调节,相当于对驱动晶体管的等效电阻的调节,进而调节驱动晶体管产生的驱动电流。且第二驱动晶体管TD2的等效电阻较大,等效电阻的调节范围也较大,而该等效电阻的调节精度较差,因此,第二驱动晶体管TD2对驱动电流的调节范围较大而精度较差;相反,第一驱动晶体管TD1的等效电阻较小,等效电阻的调节范围也较小,其等效电阻的调节精度较好,因此,第一驱动晶体管TD1对驱动电流的调节精度较好而调节范围较小。

[0033] 由此可以看出,通过第一驱动晶体管TD1和第二驱动晶体管TD2的协调配合,可以实现大量程和精细度的兼顾,调制出范围更大且更加精细的驱动电流,其中,第二驱动晶体管TD2作为驱动电流的主调制(粗调制)驱动晶体管,第一驱动晶体管TD1作为驱动电流的微调制驱动晶体管。在第一数据信号和第二数据信号为低灰阶数据信号时,由于亮度调节更加精细,有利于降低对灰阶控制的难度,从而有利于像素电路对发光二极管D的精准控制,发光二极管D可以获得更加精细的低灰阶驱动电流。

[0034] 第一开关晶体管TS1在第一扫描信号的使能信号的控制下将第一数据信号传输至第一驱动晶体管TD1的栅极,第二开关晶体管TS2在第二扫描信号的使能信号的控制下将第二数据信号传输至第二驱动晶体管TD2的栅极,实现了第一驱动晶体管TD1和第二驱动晶体管TD2由独立的数据信号进行控制,有利于对第一驱动晶体管TD1和第二驱动晶体管TD2的精准控制,从而实现了第一驱动晶体管TD1和第二驱动晶体管TD2的协调配合进行驱动电流的调制。

[0035] 本发明实施例通过设置第一驱动晶体管TD1和第二驱动晶体管TD2串联于第一电源信号输入端VDD和发光二极管D的第一极之间,第一驱动晶体管TD1的沟道宽长比是第二驱动晶体管TD2的沟道宽长比的两倍及以上,以及第一驱动晶体管TD1和第二驱动晶体管TD2由独立的数据信号进行驱动电流调制,实现了第一驱动晶体管TD1和第二驱动晶体管TD2协调配合对驱动电流进行调制。其中,第二驱动晶体管TD2对驱动电流进行主调制,第一驱动晶体管TD1对驱动电流进行微调制,有利于实现对驱动电流更加精细的调制。与现有技术相比,本发明实施例提升了显示面板在低灰阶时的图像层次感,扩展了发光二极管D的亮度范围,提升了显示面板的显示画质。

[0036] 在上述实施例的基础上,可选地, a/b 的范围为 $5\sim 30$ 。本发明实施例这样设置,一方面,相当于将第一驱动晶体管TD1的宽长比 a 和第二驱动晶体管TD2的宽长比 b 设置为不同的数量级,增加了第一驱动晶体管TD1的宽长比 a 和第二驱动晶体管TD2的宽长比 b 之间的差异,利于实现主调制和微调制的差异调制的效果;另一方面,第一驱动晶体管TD1和第二驱动晶体管TD2对驱动电流的调节精度相互协调,若第一驱动晶体管TD1的调节精度和第二驱动晶体管TD2的调节精度相差较大,则相对于第二驱动晶体管TD2的粗调间隔来看,第一驱动晶体管TD1的微调制的微调间隔可能隔过小,甚至可以忽略,此时,第一驱动晶体管TD1微调制效果较差。综上,本发明实施例通过设置 a/b 的取值范围,进一步提升了第一驱动晶体管TD1和第二驱动晶体管TD2相互协调,对驱动电流进行精细调节的效果。

[0037] 需要说明的是,在上述各实施例中,示例性地示出了第一驱动晶体管TD1和第二驱动晶体管TD2协调配合向发光二极管D提供驱动电流,并非对本发明的限定。在其他实施例中,还可以设置多个驱动晶体管串联连接于第一电源信号输入端VDD和发光二极管D的第一极之间,多个驱动晶体管的多个调制精度协调配合向发光二极管D提供驱动电流。在实际应用中可以根据需要设定串联的驱动晶体管的数量。

[0038] 在上述实施例中,第一驱动晶体管TD1、第二驱动晶体管TD2、第一开关晶体管TS1和第二开关晶体管TS2的设置方式有多种,下面就其中几种进行说明,但不作为对本发明的限定。

[0039] 继续参见图2,在上述各实施例的基础上,可选地,第一驱动晶体管TD1的第一极与第一电源信号输入端VDD电连接,第一驱动晶体管TD1的第二极与第二驱动晶体管TD2的第一极电连接,第二驱动晶体管TD2的第二极与发光二极管D的第一极耦接;第一开关晶体管TS1的第一极与第一数据信号端Data1电连接,第一开关晶体管TS1的第二极与第一驱动晶体管TD1的栅极电连接,第一开关晶体管TS1的栅极与第一扫描信号端Scan1电连接;第二开关晶体管TS2的第一极与第二数据信号端Data2电连接,第二开关晶体管TS2的第二极与第二驱动晶体管TD2的栅极电连接,第二开关晶体管TS2的栅极与第二扫描信号端Scan2电连接。本发明实施例这样设置,实现了第一驱动晶体管TD1和第二驱动晶体管TD2串联于第一

电源信号输入端VDD和发光二极管D的第一极之间,以及第一开关晶体管TS1在第一扫描信号的使能信号的控制下将第一数据信号传输至第一驱动晶体管TD1的栅极,第二开关晶体管TS2在第二扫描信号的使能信号的控制下将第二数据信号传输至第二驱动晶体管TD2的栅极。

[0040] 继续参见图2,在上述各实施例的基础上,可选地,像素电路还包括:第一电容C1和第二电容C2;第一电容C1用于保持第一驱动晶体管TD1的栅极的电位;第二电容C2用于保持第二驱动晶体管TD2的栅极的电位。本发明实施例通过保持第一驱动晶体管TD1的栅极的电位和第二驱动晶体管TD2的栅极的电位保持不变,可以保持通过第一驱动晶体管TD1和第二驱动晶体管TD2的驱动电流保持不变,从而有利于保持发光二极管D持续发光。

[0041] 在上述各实施例的基础上,可选地,第一数据信号的电压为D1,第二数据信号的电压为D2,其中, $D1 > D2$ 。晶体管产生的驱动电流与晶体管的宽长比的关系式 $I_d = k_1 \cdot k_2 (V_{sg} - |V_{th}|)^2$,第一驱动晶体管TD1的驱动电流为 $I_d = k_1 \cdot a (V_{dd} - D1 - |V_{th1}|)^2$,其中,a为第一驱动晶体管TD1的沟道宽长比, V_{dd} 为第一电源信号输入端VDD输入的第一电源信号电压, V_{th1} 为第一驱动晶体管TD1的阈值电压;第二驱动晶体管TD2的驱动电流为 $I_d = k_1 \cdot b (V_{dd} - V_{ds1} - D2 - |V_{th2}|)^2$,其中,b为第二驱动晶体管TD2的沟道宽长比, V_{ds1} 为第一驱动晶体管TD1的第二极和第一极之间的电压差, V_{th2} 为第二驱动晶体管TD2的阈值电压;由于 $a > b$,所以本发明实施例设置 $D1 > D2$ 有利于第一驱动晶体管TD1和第二驱动晶体管TD2产生的驱动电流匹配。

[0042] 继续参见图2,在上述各实施例的基础上,可选地,第一电容C1的第一极与第一电源信号输入端VDD电连接,第一电容C1的第二极与第一驱动晶体管TD1的栅极电连接,以实现第一电容C1对第一驱动晶体管TD1的栅极的电位保持。第二电容C2的第一极与第一电源信号输入端VDD电连接,第二电容C2的第二极与第二驱动晶体管TD2的栅极电连接,以实现第二电容C2对第二驱动晶体管TD2的栅极的电位保持。

[0043] 在上述各实施例的基础上,可选地,第一电容C1的电容值为C1,第二电容C2的电容值为C2,其中, $C1 > C2$ 。本发明实施例设置第二电容C2的电容值小于第一电容C1的电容值,可以减小第二数据信号的电压D2向第二电容C2充电的时间,使得第一数据信号的电压D1向第一电容C1的充电时间与第二数据信号的电压D2向第二电容C2的充电时间较为接近,有利于缩短第二驱动晶体管TD2的栅极电位达到预设电位的时间。由于数据信号的充电时间会影响像素电路的扫描时间,且像素电路的扫描时间越长,显示面板一帧画面扫描的像素电路的行数越少,本发明实施例这样设置,减少了存储电容的充电时间,从而有利于减少像素电路的扫描时间,增加一帧画面扫描的像素电路的行数,从而有利于提升显示面板的像素密度(Pixels Per Inch,PPI)。

[0044] 在上述各实施例的基础上,可选地,第一扫描信号端Scan1复用为第二扫描信号端Scan2,即第一扫描信号端Scan1的使能信号和第二扫描信号端Scan2的使能信号能够同时写入第一开关晶体管TS1的栅极和第二开关晶体管TS2的栅极,从而控制第一开关晶体管TS1和第二开关晶体管TS2同时导通和关断,第一数据信号和第二数据信号能够分别同时写入第一驱动晶体管TD1的栅极和第二驱动晶体管TD2的栅极,使得第一驱动晶体管TD1和第二驱动晶体管TD2能够同时导通,产生驱动电流,以确保发光二极管D发光。另外,本发明实施例设置第一扫描信号端Scan1复用为第二扫描信号端Scan2,可以减少与第二扫描信号端

Scan2连接的扫描线的数量,从而有利于显示面板的布线。

[0045] 图3为本发明实施例提供的另一种像素电路的结构示意图。参见图3,在上述各实施例的基础上,可选地,像素电路还包括第一发光控制晶体管TS3,第一发光控制晶体管TS3用于控制第一电源信号输入端VDD与发光二极管D的第一极之间的驱动电流路径的导通与关断,可以在第一电容C1和第二电容C2的充电过程中,控制发光二极管D与第一驱动晶体管TD1和第二驱动晶体管TD2断开,有利于避免在驱动电流不稳定时驱动发光二极管D发光,从而加快了第一电容C1和第二电容C2的充电速度,以及提升了对发光二极管D的控制效果。

[0046] 继续参见图3,可选地,第一发光控制晶体管TS3的栅极与发光控制端Emit电连接,第一发光控制晶体管TS3的第一极与第二驱动晶体管TD2的第二极电连接,第一发光控制晶体管TS3的第二极与发光二极管D的第一极电连接,以实现采用第一发光控制晶体管TS3控制第一电源信号输入端VDD与发光二极管D的第一极之间的驱动电流路径的导通与关断的效果。

[0047] 图4为本发明实施例提供的一种像素电路的驱动时序示意图。参见图3和图4,示例性地,第一驱动晶体管TD1、第二驱动晶体管TD2、第一开关晶体管TS1、第二开关晶体管TS2和第一发光控制晶体管TS3均为N型晶体管,第一电源信号输入端VDD输入的第一电源电压V_{dd}为高电位,第二电源信号输入端VEE输入的第二电源电压V_{ee}为低电位。该像素电路的驱动方法包括:第一阶段t₁和第二阶段t₂。

[0048] 第一阶段t₁,也称数据写入阶段,发光控制信号V_{emit}为低电位,第一扫描信号V_{scan1}为高电位(扫描使能信号),第二扫描信号V_{scan2}为高电位(扫描使能信号);第三开关晶体管TS3响应发光控制信号V_{emit}的低电位而关断,第一开关晶体管TS1响应第一扫描信号V_{scan1}的高电位而导通,第一数据信号V_{data1}的高电位通过第一开关晶体管TS1写入第一驱动晶体管TD1的栅极,第一驱动晶体管TD1的栅极电压升高,第一电容C1存储第一数据信号V_{data1}的电压D₁,直至第一驱动晶体管TD1的栅极电位与第一数据信号V_{data1}的电位相等;第二开关晶体管TS2响应第二扫描信号V_{scan2}的高电位而导通,第二数据信号V_{data2}的高电位通过第二开关晶体管TS2写入第二驱动晶体管TD2的栅极,第二驱动晶体管TD2的栅极电压升高,第二电容C2存储第二数据信号V_{data2}的电压D₂,直至第二驱动晶体管TD2的栅极电位与第二数据信号V_{data2}的电位相等。

[0049] 第二阶段t₂,也称发光阶段,发光控制信号V_{emit}为高电位,第一扫描信号V_{scan1}为低电位,第二扫描信号V_{scan2}为低电位,第一电容C1的第二极保持第一阶段t₁的第一数据信号V_{data1}的电位,第二电容C2的第二极保持第一阶段t₁的第二数据信号V_{data2}的电位;第一开关晶体管TS1响应第一扫描信号V_{scan1}的低电位而关断,第二开关晶体管TS2响应第二扫描信号V_{scan2}的低电位而关断,第一发光控制晶体管TS3响应发光控制信号V_{emit}的高电位而导通,第一驱动晶体管TD1响应第一电容C1的第二极的高电位而导通,第二驱动晶体管TD2响应第二电容C2的第二极的高电位而导通;第一驱动晶体管TD1和第二驱动晶体管TD2产生的驱动电流通过第二开关晶体管TS2驱动发光二极管D发光,以实现显示面板的显示功能。

[0050] 需要说明的是,在上述各实施例中示例性地示出了第一驱动晶体管TD1、第二驱动晶体管TD2、第一开关晶体管TS1、第二开关晶体管TS2和第一发光控制晶体管TS3均为N型晶体管,并非对本发明的限定。在其他实施例中,还可以设置第一驱动晶体管TD1、第二驱动晶

体管TD2、第一开关晶体管TS1、第二开关晶体管TS2和第一发光控制晶体管TS3均为P型晶体管,或者,部分晶体管为P型晶体管,部分晶体管为N型晶体管,在实际应用中可以根据需要进行设定。

[0051] 图5为本发明实施例提供的又一种像素电路的结构示意图。参见图5,可选地,像素电路还包括第一阈值补偿模块21和第二阈值补偿模块22,第一阈值补偿模块21用于补偿第一驱动晶体管TD1的阈值电压,第二阈值补偿模块22用于补偿第二驱动晶体管TD2的阈值电压。本发明实施例这样设置,可以将第一驱动晶体管TD1和第二驱动晶体管TD2的驱动电流补偿为不包含阈值电压的参数,因此,可以使得驱动电流不受第一驱动晶体管TD1和第二驱动晶体管TD2的阈值电压的影响,避免因驱动晶体管的阈值电压不均衡带来的显示不均的现象,其中,驱动晶体管的阈值电压不均衡的原因例如是工艺差异或者驱动晶体管的老化。

[0052] 继续参见图4,可选地,第一阈值补偿模块21包括第四开关晶体管TS4和第五开关晶体管TS5;第二阈值补偿模块22包括第六开关晶体管TS6和第七开关晶体管TS7。第一驱动晶体管TD1的第一极与第一电源信号输入端VDD电连接,第一驱动晶体管TD1的第二极与第二驱动晶体管TD2的第一极电连接,第二驱动晶体管TD2的第二极与发光二极管D的第一极耦接;第一开关晶体管TS1的第一极与第一数据信号端Data1电连接,第一开关晶体管TS1的第二极与第一驱动晶体管TD1的第一极电连接,第一开关晶体管TS1的栅极与第一扫描信号端Scan1电连接;第二开关晶体管TS2的第一极与第二数据信号端Data2电连接,第二开关晶体管TS2的第二极与第二驱动晶体管TD2的第一极电连接,第二开关晶体管TS2的栅极与第一扫描信号端Scan1电连接;第四开关晶体管TS4的第一极与第一参考电压端Ref1电连接,第四开关晶体管TS4的第二极与第一驱动晶体管TD1的栅极电连接,第四开关晶体管TS4的栅极与第三扫描信号端Scan3电连接;第五开关晶体管TS5的第一极与第一驱动晶体管TD1的栅极电连接,第五开关晶体管TS5的第二极与第一驱动晶体管TD1的第二极电连接,第五开关晶体管TS5的栅极与第一扫描信号端Scan1电连接;第六开关晶体管TS6的第一极与第二参考电压端Ref2电连接,第六开关晶体管TS6的第二极与第二驱动晶体管TD2的栅极电连接,第六开关晶体管TS6的栅极与第三扫描信号端Scan3电连接;第七开关晶体管TS7的第一极与第二驱动晶体管TD2的栅极电连接,第七开关晶体管TS7的第二极与第二驱动晶体管TD2的第二极电连接,第七开关晶体管TS7的栅极与第一扫描信号端Scan1电连接。

[0053] 继续参见图5,可选地,像素电路还包括第二发光控制晶体管TS8和第三发光控制晶体管TS9。第二发光控制晶体管TS8串联连接于第一电源信号端和第一驱动晶体管TD1的第一极之间,以通过控制第二发光控制晶体管TS8的导通和关断来控制第一电源信号是否输入第一驱动晶体管TD1的栅极。第三发光控制晶体管TS9串联连接于第一驱动晶体管TD1的第二极和第二驱动晶体管TD2的第一极之间,以通过控制第三发光控制晶体管TS9的导通和关断来控制第一电源信号是否输入第二驱动晶体管TD2的栅极。

[0054] 需要说明的是,图5中示例性地示出了第一发光控制晶体管TS3、第二发光控制晶体管TS8的栅极和第三发光控制晶体管TS9的栅极均与发光控制端Emit电连接,并非对本发明的限定。在其他实施例中,还可以设置第一发光控制晶体管TS3、第二发光控制晶体管TS8的栅极和第三发光控制晶体管TS9的栅极分别连接不同的发光控制端,在实际应用中可以根据需要进行设定。

[0055] 继续参见图5,可选地,扫描电路还包括第十开关晶体管TS10,第十开关晶体管

TS10的第一极与第三参考电压端Ref3电连接,第十开关晶体管TS10的第二极与发光二极管D的第一极电连接,第十开关晶体管TS10的栅极与第三扫描信号端Scan3电连接,第十开关晶体管TS10用于对发光二极管D的第一极进行初始化,以避免发光二极管D的第一极受上一帧的影响,进一步提升了发光二极管D控制的准确度。

[0056] 图6为本发明实施例提供的另一种像素电路的驱动时序示意图。参见图5和图6,示例性地,第一驱动晶体管TD1、第二驱动晶体管TD2、第一开关晶体管TS1~第七开关晶体管TS7、第一发光控制晶体管TS3、第二发光控制晶体管TS8和第三发光控制晶体管TS9均为N型晶体管,第一电源信号输入端VDD输入的第一电源电压Vdd为高电位,第二电源信号输入端VEE输入的第二电源电压Vee为低电位,第一参考电压端Ref1输入的第一参考电压Vref1为高电位,第二参考电压端Ref2的第二参考电压Vref2为高电位,第三参考电压端Ref3的第三参考电压Vref3为低电位。该像素电路的驱动方法包括:第三阶段t3、第四阶段t4和第五阶段t5。

[0057] 第三阶段t3,也称初始化阶段,发光控制信号Vemit为低电位,第一扫描信号Vscan1为低电位,第三扫描信号Vscan3为高电位。第一发光控制晶体管TS3、第二发光控制晶体管TS8和第三发光控制晶体管TS9响应发光控制信号Vemit的低电位而关断。第一开关晶体管TS1、第二开关晶体管TS2、第五开关晶体管TS5和第七开关晶体管TS7响应第一扫描信号Vscan1的低电位而关断。第四开关晶体管TS4响应第三扫描信号Vscan3的高电位而导通,第一参考电压端Ref1的第一参考电压通过导通的第四开关晶体管TS4写入第一驱动晶体管TD1的栅极和第一电容C1的第二极,以对第一驱动晶体管TD1的栅极和第一电容C1的第二极的电压进行初始化,保证下一阶段第一驱动晶体管TD1导通,第一数据信号Vdata1能够写入第一驱动晶体管TD1的栅极。第六开关晶体管TS6响应第三扫描信号Vscan3的高电位而导通,第二参考电压端Ref2的第二参考电压通过导通的第六开关晶体管TS6写入第二驱动晶体管TD2的栅极和第二电容C2的第二极,以对第二驱动晶体管TD2的栅极和第二电容C2的第二极的电压进行初始化,保证下一阶段第二驱动晶体管TD2导通,第二数据信号Vdata2能够写入第二驱动晶体管TD2的栅极。第十开关晶体管TS10响应第三扫描信号Vscan3的高电位而导通,第三参考电压端Ref3的第三参考电压通过导通的第十开关晶体管TS10写入发光二极管D的第一极,以对发光二极管D的第一极的电压进行初始化。

[0058] 第四阶段t4,也称数据写入阶段,发光控制信号Vemit为低电位,第一扫描信号Vscan1为高电位,第三扫描信号Vscan3为低电位。第一发光控制晶体管TS3、第二发光控制晶体管TS8和第三发光控制晶体管TS9响应发光控制信号Vemit的低电位而关断。第四开关晶体管TS4、第六开关晶体管TS6和第十开关晶体管TS10响应第三扫描信号Vscan3的低电位而关断。第一开关晶体管TS1和第五开关晶体管TS5响应第一扫描信号Vscan1的高电位而导通,第一数据信号Vdata1的高电位依次通过第一开关晶体管TS1、第一驱动晶体管TD1和第五开关晶体管TS5写入第一驱动晶体管TD1的栅极和第一电容C1的第二极,第一驱动晶体管TD1的栅极电压逐渐升高,直至第一驱动晶体管TD1的栅极电压和其第一极电压差等于第一驱动晶体管TD1的阈值电压时,第一驱动晶体管TD1截止,第一驱动晶体管TD1的栅极电压保持不变,第一驱动晶体管TD1的栅极电压 $V_{g1} = V_{data1} - |V_{th1}|$ 。第二开关晶体管TS2和第七开关晶体管TS7响应第一扫描信号Vscan1的高电位而导通,第二数据信号Vdata2的高电位依次通过第二开关晶体管TS2、第二驱动晶体管TD2和第七开关晶体管TS7写入第二驱动晶

体管TD2的栅极和第二电容C2的第二极,第二驱动晶体管TD2的栅极电压逐渐升高,直至第二驱动晶体管TD2的栅极电压和第一极电压差等于第二驱动晶体管TD2的阈值电压时,第二驱动晶体管TD2截止,第二驱动晶体管TD2的栅极电压保持不变,第二驱动晶体管TD2的栅极电压 $V_{g2}=V_{data2}-|V_{th2}|$ 。

[0059] 第五阶段 t_5 ,也称发光阶段,发光控制信号 V_{emit} 为高电位,第一扫描信号 V_{scan1} 为低电位,第三扫描信号 V_{scan3} 为低电位。第一开关晶体管TS1、第二开关晶体管TS2、第五开关晶体管TS5和第七开关晶体管TS7响应第一扫描信号 V_{scan1} 的低电位而关断,第四开关晶体管TS4、第六开关晶体管TS6和第十开关晶体管TS10响应第三扫描信号 V_{scan3} 的低电位而关断。第一发光控制晶体管TS3、第二发光控制晶体管TS8和第三发光控制晶体管TS9响应发光控制信号 V_{emit} 的高电位而导通。第一驱动晶体管TD1的第一极的电压为 V_{dd} ,第一驱动晶体管TD1第一极和栅极电压差 $V_{sg}=V_{dd}-V_{g1}=V_{dd}-V_{data1}+|V_{th1}|$,第一驱动晶体管TD1产生的驱动电流 I_d 满足以下公式:

$$[0060] \quad I_d = a \cdot k_1 (V_{sg1} - |V_{th1}|)^2 = a \cdot k_1 (V_{dd} - V_{data1} + |V_{th1}| - |V_{th1}|)^2 = a \cdot k_1 (V_{dd} - V_{data1})^2$$

[0061] 由此可以看到,第一驱动晶体管TD1产生的驱动电流 I_d 与第一驱动晶体管TD1的阈值电压无关,从而实现了第一驱动晶体管TD1的阈值电压补偿。同样地,第二驱动晶体管TD2产生的驱动电流 I_d 与第二驱动晶体管TD2的阈值电压无关,从而实现了第二驱动晶体管TD2的阈值电压补偿。第一驱动晶体管TD1和第二驱动晶体管TD2产生的驱动电流依次通过第一发光控制晶体管TS3、第一驱动晶体管TD1、第二发光控制晶体管TS8、第二驱动晶体管TD2和第三发光控制晶体管TS9驱动发光二极管D发光,以实现显示面板的显示功能。

[0062] 在上述各实施例的基础上,可选地,发光二极管D为微发光二极管D,以提升微发光二极管D显示面板在低灰阶时的图像层次感,扩展微发光二极管D的亮度范围,提升微发光二极管D显示面板的显示画质。

[0063] 本发明实施例还提供了一种像素电路的驱动方法,该像素电路的驱动方法可应用于如本发明任意实施例所提供的像素电路。图7为本发明实施例提供的一种像素电路的驱动方法的流程示意图。参见图7,该驱动方法包括以下步骤:

[0064] S110、向第一驱动晶体管的栅极传输第一数据信号,向第二驱动晶体管的栅极传输第二数据信号,第一驱动晶体管与第二驱动晶体管中通过相同的驱动电流。

[0065] S120、驱动电流驱动发光二极管发光。

[0066] 其中,第一驱动晶体管与第二驱动晶体管分别对驱动电流的调节精度不同。

[0067] 本发明实施例通过设置第一驱动晶体管与第二驱动晶体管中通过相同的驱动电流,以及第一驱动晶体管与第二驱动晶体管分别对驱动电流的调节精度不同,实现了第一驱动晶体管和第二驱动晶体管协调配合对驱动电流进行调制。其中,一个驱动晶体管可以对驱动电流进行主调制,另一个驱动晶体管可以对驱动电流进行微调制,有利于实现对驱动电流更加精细的调制。与现有技术相比,本发明实施例提升了显示面板在低灰阶时的图像层次感,扩展了发光二极管的亮度范围,提升了显示面板的显示画质。

[0068] 在上述各实施例的基础上,可选地,第一数据信号包括逐个增大的 m 个预设值,相邻两个预设值之间的电压差值为 V_1 ;第二数据信号包括逐个增大的 n 个预设值,相邻两个预设值之间的电压差值为 V_2 ;其中, $V_1 < V_2$, $m > n$, m 和 n 为正整数。本发明实施例设置 $V_1 < V_2$ 和

$m > n$, 即第二驱动晶体管对驱动电流进行主调制, 第一驱动晶体管对驱动电流进行微调制, 有利于实现对驱动电流更加精细的调制。

[0069] 在上述各实施例的基础上, 可选地, 第一开关晶体管用于在第一扫描信号的使能信号的控制下将第一数据信号传输至第一驱动晶体管的栅极; 第二开关晶体管用于在第二扫描信号的使能信号的控制下将第二数据信号传输至第二驱动晶体管的栅极; 其中, 第一扫描信号与第二扫描信号相同, 从而使得第一开关晶体管和第二开关晶体管同时导通和关断, 第一数据信号和第二数据信号能够分别同时写入第一驱动晶体管的栅极和第二驱动晶体管的栅极, 使得第一驱动晶体管和第二驱动晶体管能够同时导通, 产生驱动电流, 已确保发光二极管发光。

[0070] 本发明实施例还提供了一种显示面板。图8为本发明实施例提供的一种显示面板的结构示意图。参见图8, 示例性地, 显示面板可以是微发光二极管显示面板或有机发光二极管显示面板。该显示面板包括本发明任意实施例所提供的像素电路1, 其技术原理和产生的技术效果类似, 这里不再赘述。

[0071] 继续参见图8, 可选地, 显示面板还包括第一扫描线2、第二扫描线3、第一数据线4、第二数据线5、栅极驱动模块6和源极驱动模块7。栅极驱动模块5分别通过第一扫描线2和第二扫描线3将第一扫描信号和第二扫描信号传输至像素电路1, 源极驱动模块7分别通过第一数据线4和第二数据线5将第一数据信号和第二数据信号传输至像素电路, 显示面板依此实现显示功能。

[0072] 本发明实施例还提供了一种显示装置。图9为本发明实施例提供的一种显示装置的结构示意图。参见图9, 该显示装置包括本发明任意实施例所提供的显示面板100, 其技术原理和产生的技术效果类似, 这里不再赘述。该显示装置例如可以是手机、电脑、平板电脑、可穿戴设备和车载显示器等电子设备。

[0073] 注意, 上述仅为本发明的较佳实施例及所运用技术原理。本领域技术人员会理解, 本发明不限于这里所述的特定实施例, 对本领域技术人员来说能够进行各种明显的变化、重新调整和替代而不会脱离本发明的保护范围。因此, 虽然通过以上实施例对本发明进行了较为详细的说明, 但是本发明不仅仅限于以上实施例, 在不脱离本发明构思的情况下, 还可以包括更多其他等效实施例, 而本发明的范围由所附的权利要求范围决定。

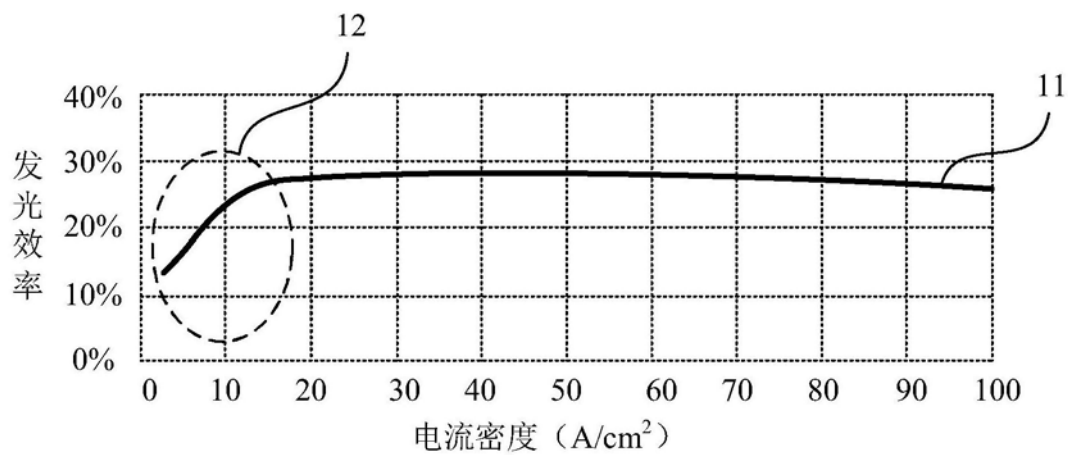


图1

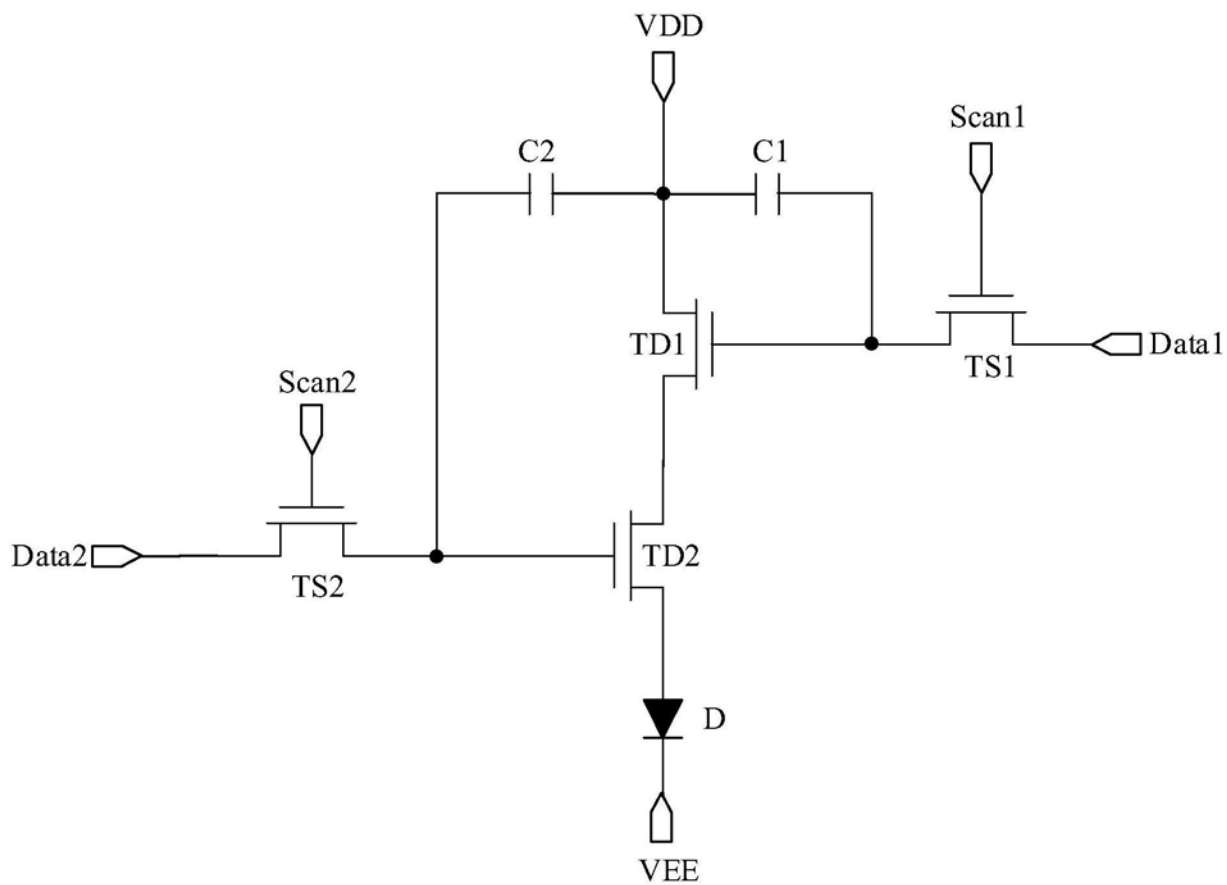


图2

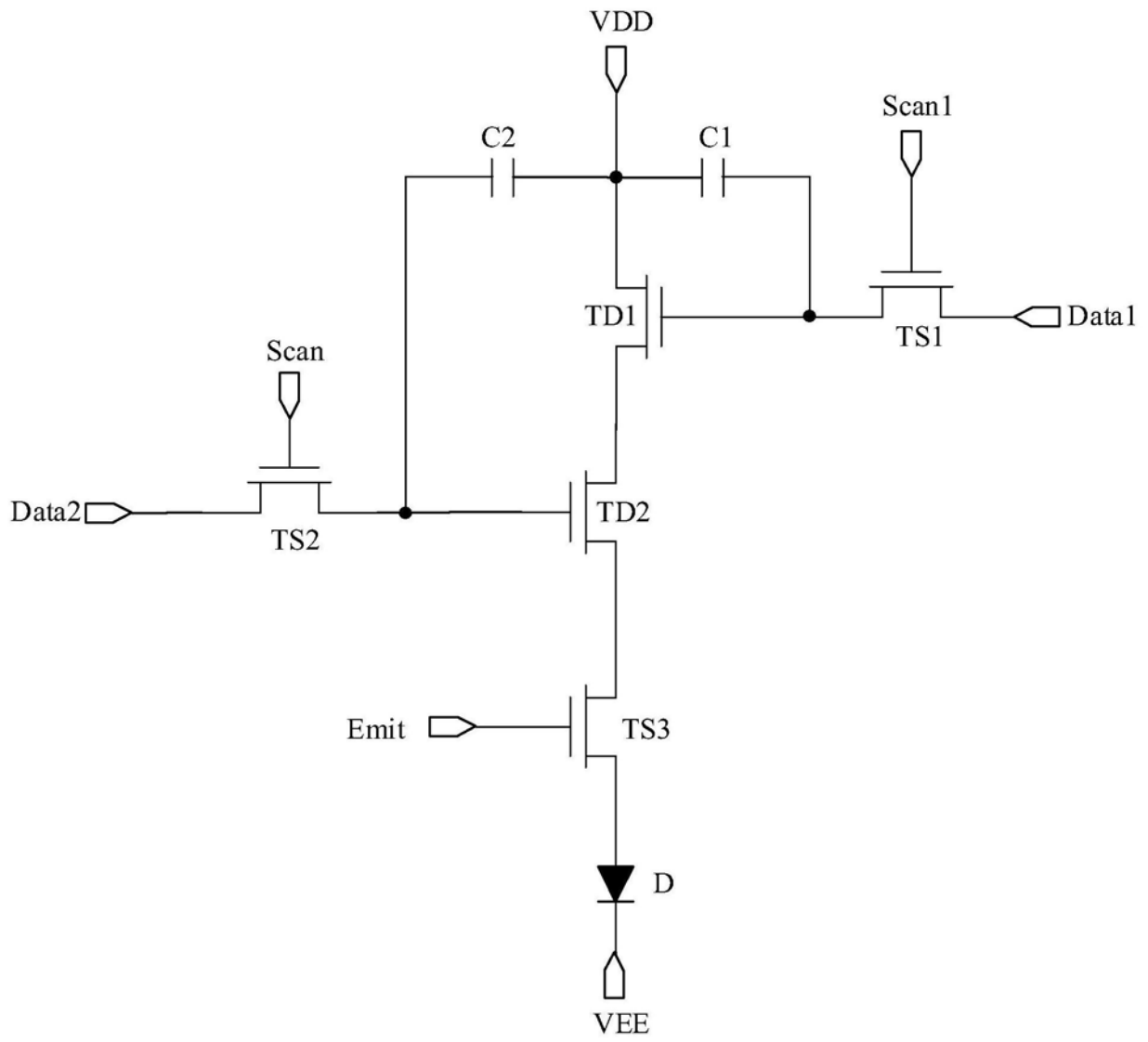


图3

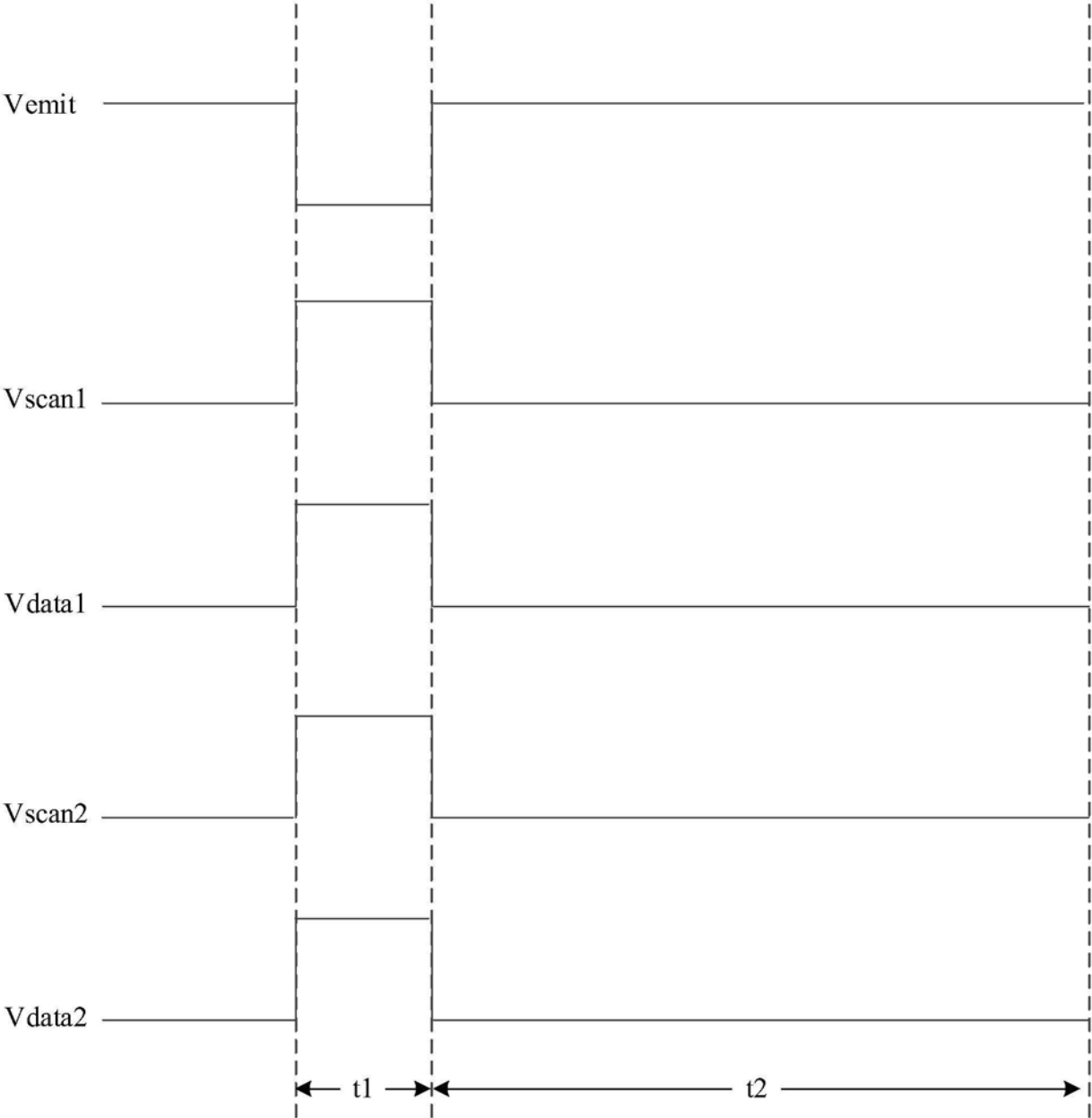


图4

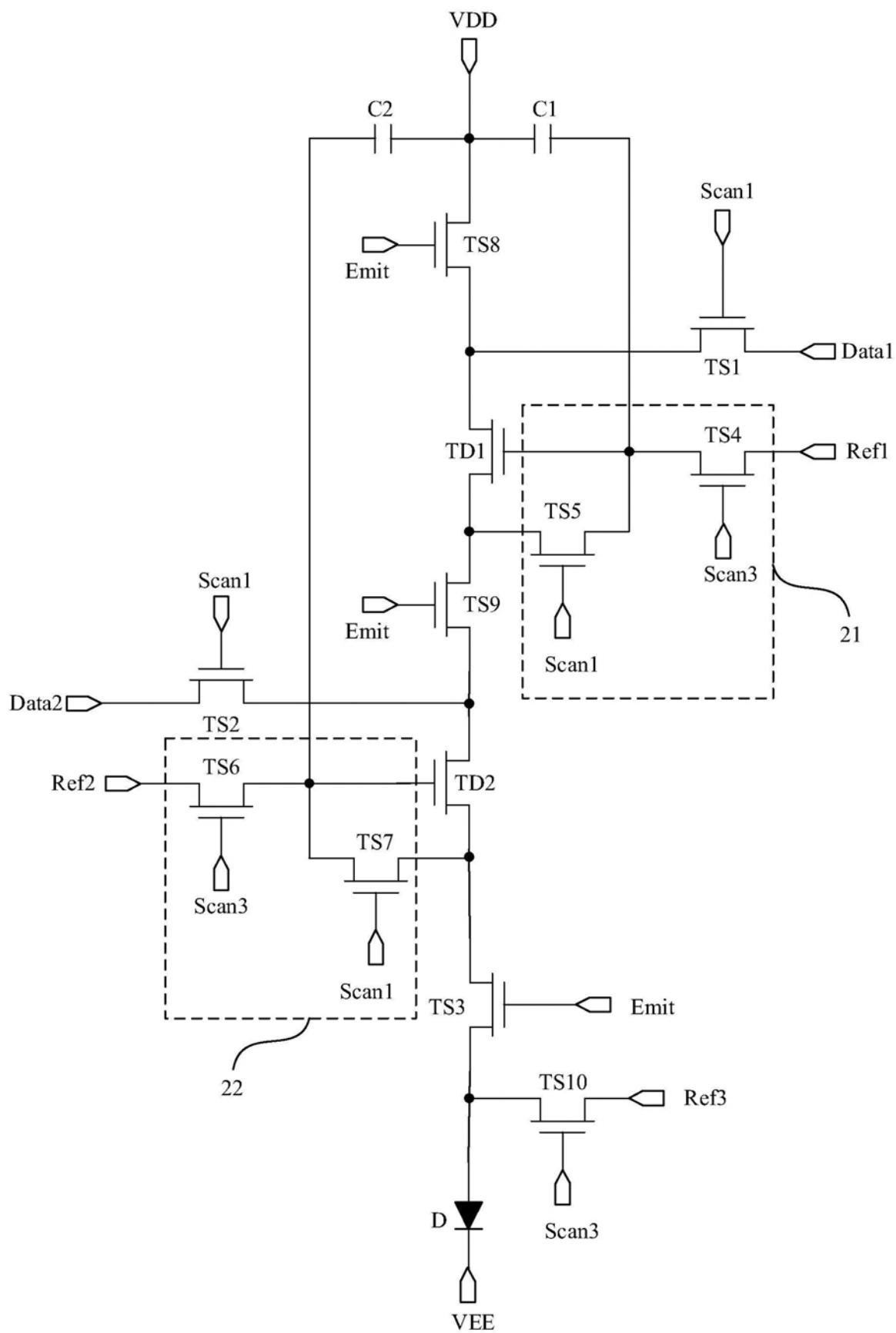


图5

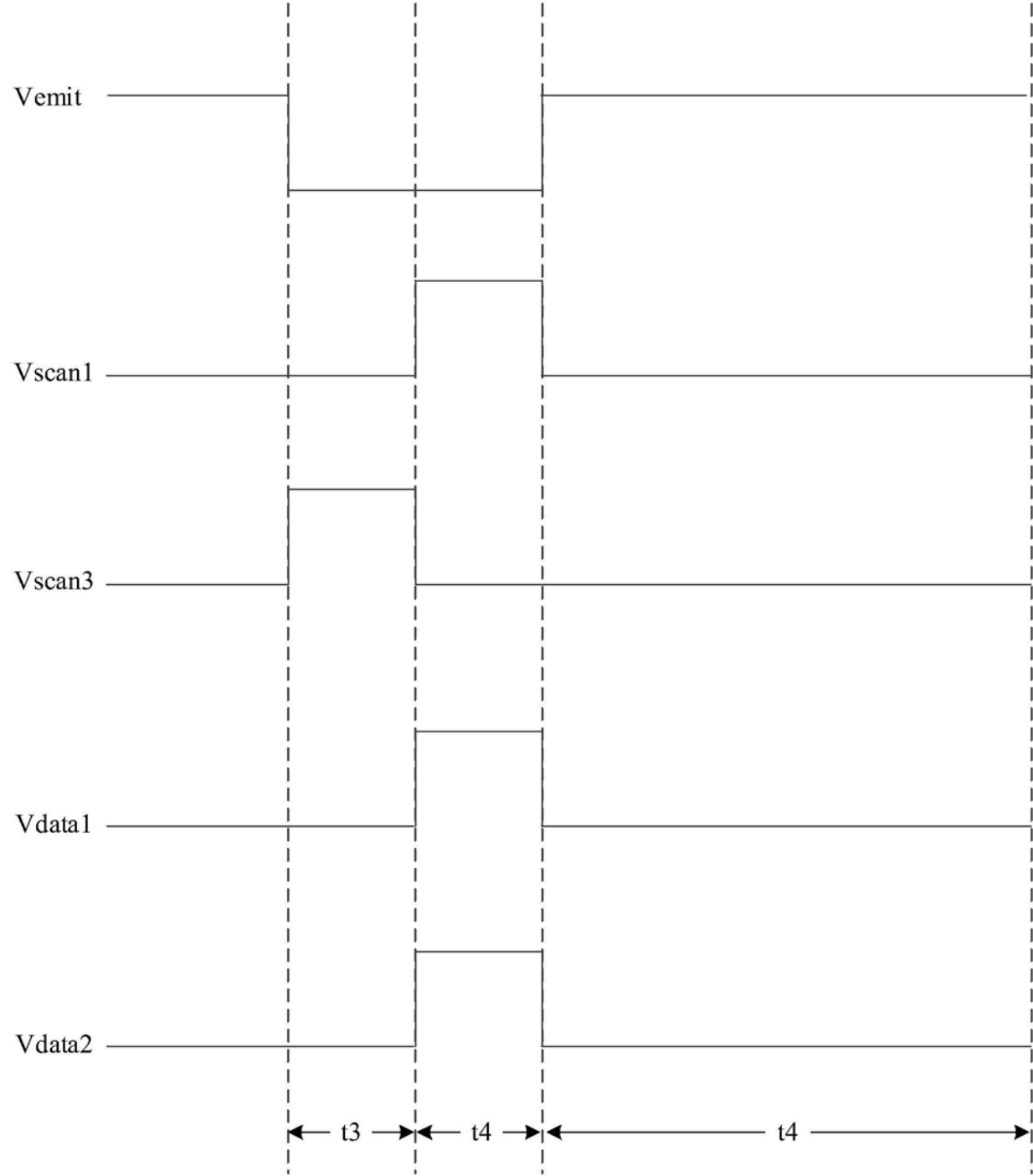


图6

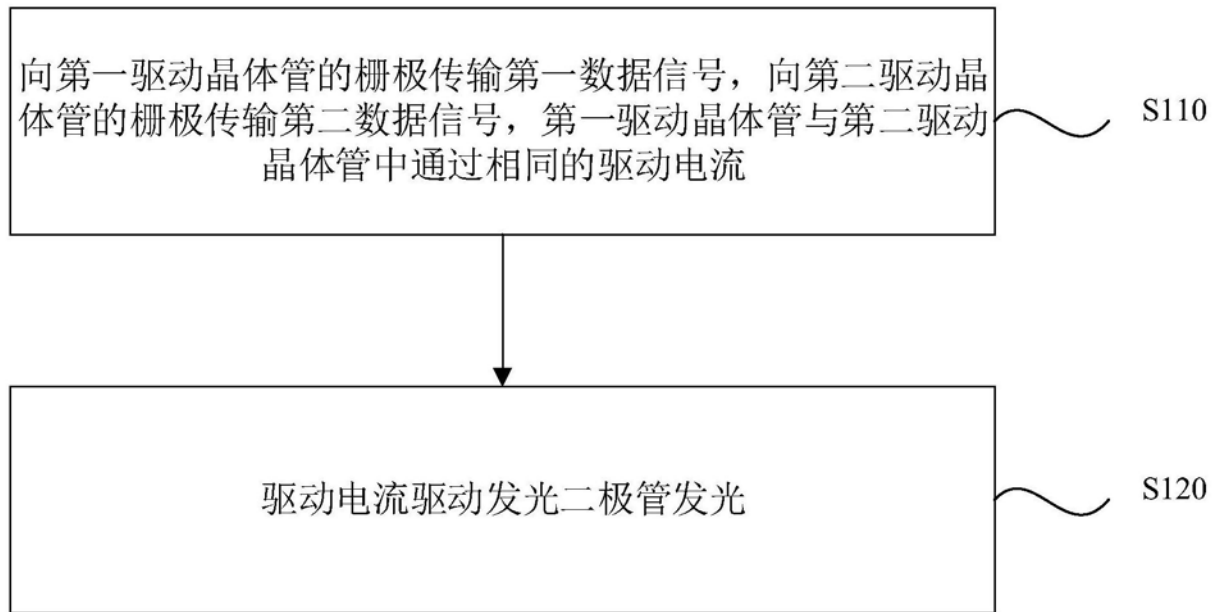


图7

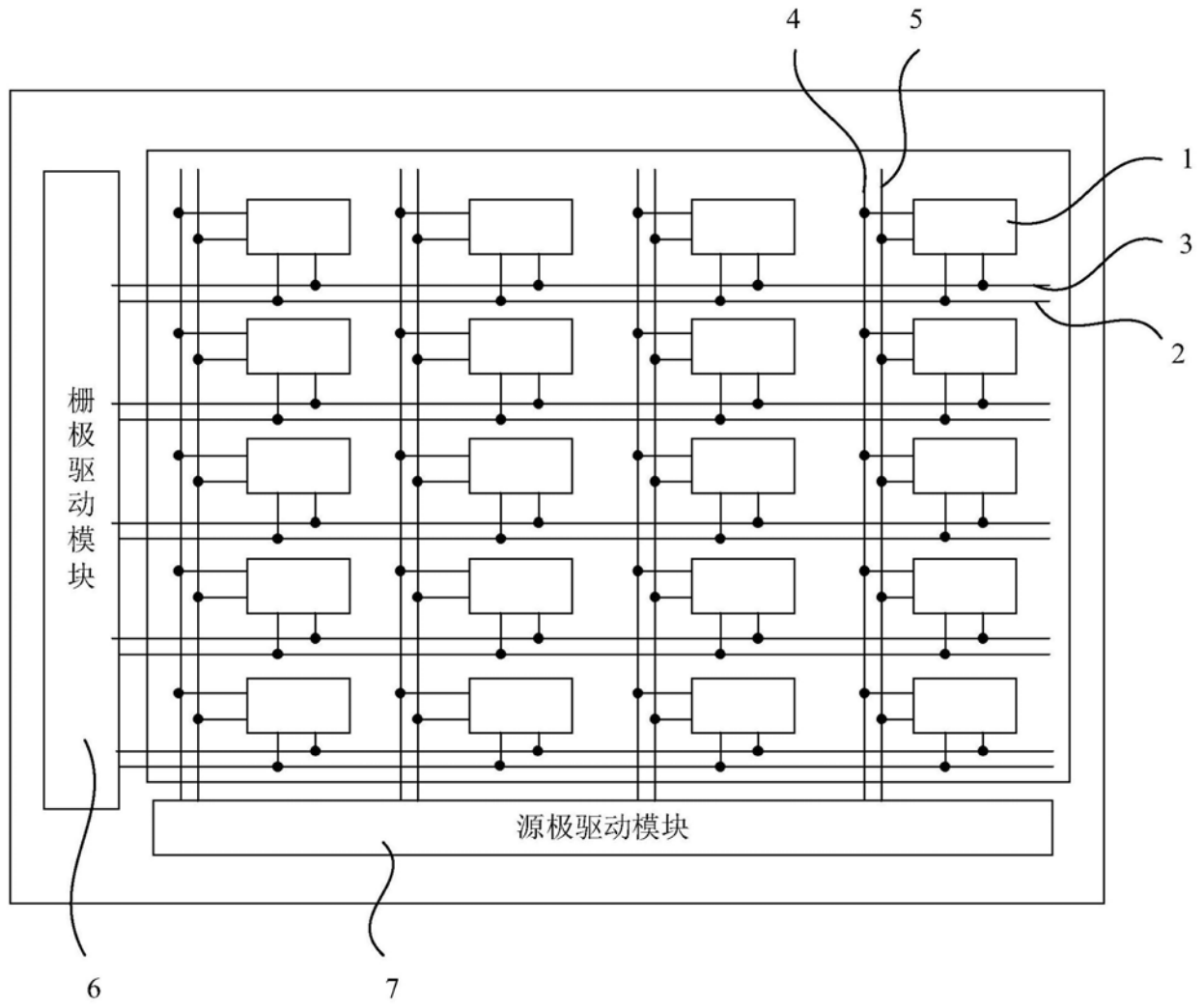


图8

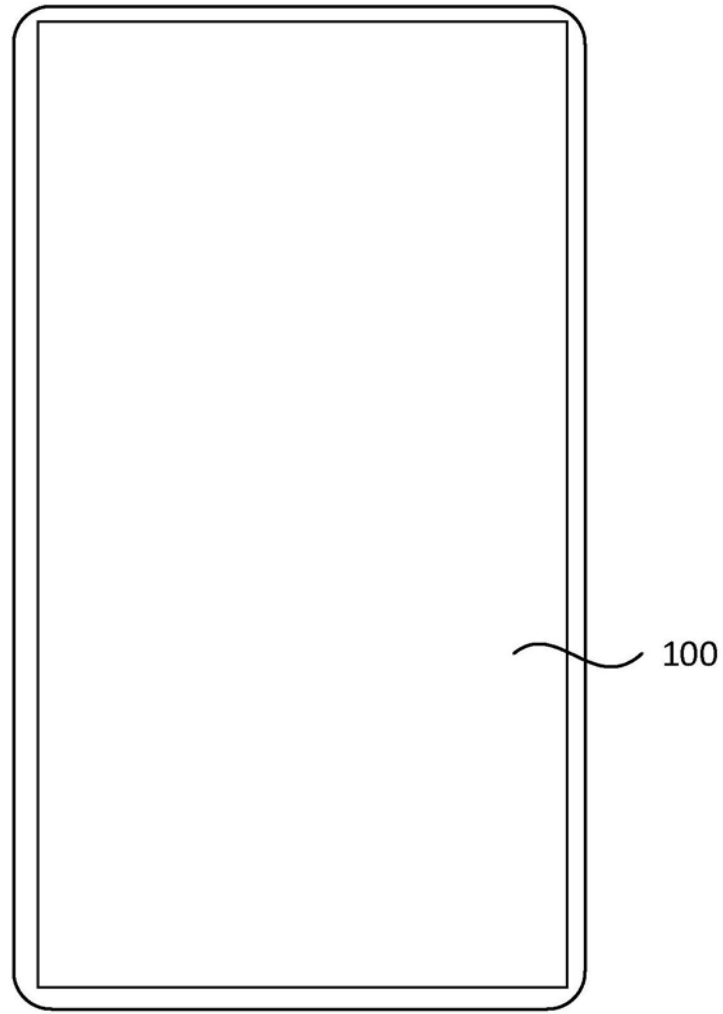


图9